



Universidad  
Autónoma de  
Querétaro



# 6° CONGRESO INTERNACIONAL DE INGENIERÍA

---

## UNIVERSIDAD AUTÓNOMA DE QUERÉTARO

M. en A. Raúl Iturralde Olvera *Rector*  
Dr. Guillermo Cabrera López *Secretario Académico*  
Rest. Roberto González García *Secretario de Extensión Universitaria*  
Dr. Gilberto Herrera Ruiz *Director de la Facultad de Ingeniería*  
Lic. Sergio Rivera Guerrero *Coordinador de Publicaciones*

Diseño: L.A.V. Juan Carlos Reyes García  
Edición: Dra. Adriana Rojas Molina

D.R. © Universidad Autónoma de Querétaro  
Centro Universitario, Cerro de las Campanas s/n Código Postal 76010, Querétaro, Qro.,  
México

Primera Edición, Mayo de 2010  
Hecho en México  
*Made in Mexico*



## INDICE

|   |     |
|---|-----|
| INDICE.....   | i   |
| TEMATICA: Ingeniería de Control.....  | 1   |
| Diseño de un identificador paramétrico, mediante redes neuronales artificiales, aplicado a robot PUMA.....  | 1   |
| El algoritmo de CORDIC como una alternativa para el cálculo de Fase y Amplitud en sistemas de coordenadas rectangulares.....                          | 11  |
| Modelado y diseño de un simulador para robot esférico de 3 GDL.....   | 17  |
| Prototipo de panel de operación para maquinaria de control numérico.....  | 29  |
| Sintonización de controladores PID utilizando Algoritmos Genéticos.....   | 36  |
| Sistema de control para microposicionamiento basado en FPGA.....  | 44  |
| Sistema de medición y análisis de vibraciones inalámbrico basado en FPGA.....   | 53  |
| Sistemas de control robusto usando controladores de dos grados de libertad.....   | 64  |
| TEMATICA: Ingeniería de Biosistemas.....  | 74  |
| Desinfección De Granos Por Medio De Un Campo Electromagnético De Alta Frecuencia.....   | 74  |
| Evaluación de avena, trigo y cebada para producción de forraje verde hidropónico.....   | 80  |
| Modelado Difuso de un Invernadero de Jitomate utilizando Técnicas de Clustering.....  | 91  |
| Potencial de la modelación matemática en la calidad de frutos.....  | 100 |
| TEMATICA: Ingeniería de Invernaderos y su Instrumentación.....  | 110 |
| Efecto de la densidad de siembra en el rendimiento de tomate ( <i>Lycopersicon esculentum</i> Mill) en condiciones de fertirriego en invernadero..... | 110 |
| Acercamiento al diseño de un sistema de amortiguamiento térmico pasivo para invernadero.....  | 116 |
| Diseño de un sensor para medir el crecimiento del jitomate dentro de un invernadero.....  | 125 |
| TEMATICA: Ingeniería de Vías Terrestres y de Transporte.....  | 129 |
| Simulador de manejo de camiones pesados.....  | 129 |
| Estudio de la rugosidad del pavimento sobre la estabilidad direccional.....   | 140 |
| Potencial de daño a pavimentos por el oleaje de la carga transportada.....  | 152 |
| La comprensión y la fatiga al impacto de ladrillos de arcilla cocida.....   | 164 |
| Estudios experimentales comparativos de arrastre y sustentación en cuerpos diversos.....  | 172 |
| Estudio experimental de los vórtices de las puntas de ala de una aeronave.....  | 184 |
| Boeing 737 serie 300 y sus efectos en tierra.....   | 184 |



|   |     |
|---|-----|
| Enfoques sobre la influencia de las variaciones del contenido de agua debido a cambios ambientales en los diferentes diseños de pavimentos.....   | 193 |
| Consideraciones y aspectos principales a considerar en la prestación de un servicio de transporte local. ..   | 201 |
| Un asiento inflable para transporte aéreo, para ahorrar combustible.....  | 208 |
| TEMATICA: Procesamiento de Imágenes .....   | 219 |
| Metodología para manejo de imágenes en FPGA.....  | 219 |
| TEMATICA: Ingeniería de Materiales .....  | 227 |
| Síntesis de Nanoalambres de plata mono y bi-dimensionales por el método del poliol.....   | 227 |
| Innovación en la Construcción inspirada en la naturaleza, utilizando nuevos materiales .....  | 234 |
| Síntesis y Características Estructurales de Sistemas Semiconductores de Cd <sub>1-x</sub> Zn <sub>x</sub> S confinados en SBA-15: Fotocatalizadores para la Producción de Hidrógeno. .... | 245 |
| Influencia de la granulometría del agregado en la resistencia a compresión y absorción de morteros elaborados con base en las NTCM-RCDF-2004.....   | 254 |
| Diseño y evaluación de bloques de tierra comprimida estabilizados con cal (BTCAL) .....   | 268 |
| Degradación Fotocatalítica Heterogénea de Contaminantes Orgánicos Utilizando Dióxido de Titanio Soportado en el Material Mesoporoso SBA-15 .....  | 279 |
| Remediación de Metales Pesados Utilizando Sílice Mesoporosa SBA-15 Funcionalizada con Grupos Mercaptano, Amino y Carboxílico.....   | 289 |
| TEMATICA: Calidad .....   | 300 |
| Elaboración de una metodología de calidad para la certificación de procesos administrativos en laboratorios de instituciones educativas .....   | 300 |
| TEMATICA: Tecnología Electrónica.....   | 307 |
| Modelo cinemático y sistema electrónico de un robot móvil para medición de espesores de pared en superficies ferromagnéticas .....  | 307 |
| Desarrollo de prototipo de dos canales para la medición de señales de Ultrasonido. ....   | 318 |
| IP core PID en HDL para aplicaciones basadas en FPGA .....  | 328 |
| Comparación de dos tipos de redes neuronales artificiales (retropropagación y base radial), utilizadas para el diagnóstico paramétrico de turbinas de gas.....                            | 339 |
| TEMATICA: Diseño e Innovación.....  | 350 |
| Propuesta del mejoramiento de las condiciones térmicas del vestíbulo del Centro de Diseño e Innovación Tecnológica de la Facultad de Ingeniería .....                                     | 350 |
| “La otra banda”. Identidad, cultura, e intercambio. ....  | 357 |
| El vacío y la construcción del espacio: tres escalas diferentes.....  | 365 |
| El desarrollo de los objetos-producto .....   | 370 |
| El espacio otro: la heterotopía. ....   | 378 |



|  |     |
|--|-----|
| La experiencia de la ciudad a través de la pantalla: arte y nuevas tecnologías .....   | 385 |
| Los espacios públicos desde la perspectiva cinematográfica (la primera mitad de la historia) .....   | 394 |
| TEMATICA: Ingeniería Matemática .....  | 399 |
| Estimación del torque indicado de un motor Diesel vía redes neuro-difusas .....  | 409 |
| Criterio de calidad de guitarras acústicas, utilizando la transformada discreta de Fourier .....   | 419 |
| Algunas Aplicaciones de la Transformada Rápida Discreta de Fourier .....   | 431 |
| Método para segmentación de palabras empleando Redes Neuronales Artificiales.....  | 441 |
| TEMATICA: Ingeniería de Recursos Hídricos y ambiental .....  | 448 |
| Variabilidad de la Precipitación y Temperatura en el Valle de Querétaro .....  | 448 |
| Red de estaciones meteorológicas interconectadas para monitoreo de variables climatológicas en los altos de Chiapas.....                               | 459 |
| TEMATICA: Estructuras y Geotecnia.....   | 473 |
| Resistencia mecánica en rocas sin preparación con el equipo point load y su mecánica de falla .....  | 473 |
| Medición de la succión con papel filtro según la norma ASTM D5298-03.....  | 484 |
| Zeolitas y arcillas, síntoma de devitrificación en ignimbritas de Michoacán, México. ....  | 498 |
| Caracterización y comportamiento catalítico de nanopartículas de Au soportadas en SBA-15 modificada con óxido de titanio para la oxidación de CO ..... | 506 |
| Simulación de adherencia mecánica, entre varilla GFRP y concreto, usando el método de elementos finitos .....  | 516 |
| Seis sigma en el proceso de pavimentación .....  | 527 |
| Nanopartículas de oro soportadas en SBA-15 decorada con CeO <sub>2</sub> : características estructurales y actividad en la oxidación de CO.....        | 537 |
| Monitoreo y predicción de agrietamientos por subsidencia en la falla de la avenida 5 de febrero .....  | 551 |
| Determinación de la calidad del tabicón y tabicón ahulado .....  | 557 |
| Comportamiento a fatiga de las mezclas asfálticas.....   | 565 |
| TEMATICA: Software e Instrumentación .....   | 578 |
| Propuesta de Metodología de Desarrollo de Software.....  | 578 |
| Minería visual de datos aplicados al paradigma estructural de la web .....   | 599 |
| Metodología para la verificación de sistemas de medición de flujo de hidrocarburos utilizando sistemas de control de tiempo real .....                 | 605 |
| Metodología ágil SCRUM en conjunto con la filosofía “justo a tiempo (JIT)” .....   | 620 |
| Implementación del patrón MVC en aplicaciones web con struts.....  | 630 |
| Implementación de un data mart para el control de aspirantes de una institución educativa, utilizando software libre .....                             | 638 |



|  |     |
|--|-----|
| Implementación de una red de sensores inalámbricos tipo Ad-hoc para el monitoreo en tiempo real de temperatura al interior y exterior de edificios ..... | 649 |
| Implementación de PSP / TSP con SCRUM en las fases tempranas de un proyecto de desarrollo de software en equipos pequeños.....                           | 660 |
| Implementación del patrón mvc en aplicaciones web con struts .....   | 665 |
| Metodologías de desarrollo de software: una nueva perspectiva.....   | 675 |
| TEMATICA: Hardware y Aplicaciones .....  | 681 |
| Sistema de seguridad para apertura de puertas basado en Bluetooth.....   | 681 |
| Reconstrucción de superficies en 3D.....   | 693 |
| Planeación de trayectorias 3D para robots manipuladores .....  | 702 |
| Análisis por Wavelets .....  | 712 |
| Caracterización de un sistema de reconstrucción de objetos.....  | 722 |
| Mantenimiento Industrial Seis Sigma con Tecnologías de Diagnostico Personalizadas de Bajo Costo.....   | 732 |
| Construcción de Hardware para el monitoreo de las variables de un sistema de navegación inercial .....   | 742 |
| Arquitectura abierta modular para el hardware de un sistema CNC .....  | 751 |
| TEMATICA: Varias.....  | 761 |
| Análisis de Esfuerzos en Losas de pisos de concreto de contracción compensada .....  | 761 |
| Sistema de dovelas poliédricas para elementos en la construcción usando ferrocemento.....  | 773 |
| Influencia de la adherencia del mortero de recubrimiento en la resistencia a cortante de muros de mampostería reforzados con malla electrosoldada.....   | 777 |
| Instrumento para Medir y Evaluar Vibraciones de Maquinaria Rotatoria con Software de Código Abierto y Hardware Comercial.....                            | 792 |
| Modelado de un Sistema de Predicción de Partículas PM10 utilizando ANFIS.....  | 799 |
| Modelo Matemático y Simulación de Motor de Corriente Directa (CD).....   | 810 |
| Contribución del aplanado de mortero de cal sobre algunas propiedades físico-mecánicas de Mampostería.....   | 820 |
| Propiedades mecánicas de tabiques de concreto ligero con residuos de PET.....  | 829 |
| Serie Colloid 900, un aditivo para mezcla asfáltica en caliente.....   | 838 |
| Us Deformaciones volumétricas en suelos no saturados.....  | 848 |



## TEMATICA: *Procesamiento de Imágenes*

# Metodología para manejo de imágenes en FPGA Methodology for Image Handling on FPGA

**Carlos Alberto Ramos Arreguín, Orlando Marcos Cora Gallardo, Juan Manuel Ramos Arreguín, Jesús Carlos Pedraza Ortega, Sandra Luz Canchola Magdaleno, José Emilio Vargas Soto**  
CIDIT Facultad de Informática de la Universidad Autónoma de Querétaro.

**RESUMEN.** En este trabajo se propone una metodología estándar para manejo de imágenes en formato JPG, utilizando técnicas de lenguaje descriptivo en hardware, para su implementación en FPGA, incluyendo el sistema de sincronía de la imagen y el barrido de la pantalla. Debido a los recursos de la tarjeta empleada, es necesario ajustar la resolución de video de 14 bit a 8 bit. Los resultados se presentan, comparando la imagen resultante de 8 bit, con la imagen original de 24 bit.

**Palabras Clave.** Imágenes JPG, FPGA, lenguaje descriptivo de hardware.

## 1. INTRODUCCIÓN

El creciente desarrollo de las tecnologías y, en especial de la información, hace que cada día sea más frecuente el desarrollo de aplicaciones para el tratamiento digital de imágenes. Por otra parte, el desarrollo de equipos cada vez más sofisticados en diversos campos del procesamiento digital de imágenes, han justificado el desarrollo tecnológico alrededor del tratamiento digital de imágenes. A modo de ejemplo, encontramos dos casos de especial relevancia:

- a) *Medicina*, donde los sofisticados equipos PET (*Positrón Emisión Tomography*), resonancia magnética, rayos X, etc., tienen en el tratamiento digital de imágenes un alto grado de importancia en los diagnósticos, los cuales no podrían ser posibles, sin este tipo de procesos.
- b) *Observación de la Tierra*, donde los sensores acoplados en los satélites artificiales son capaces de proporcionar imágenes en las que se pueden observar detalles de hasta 0.6 metros de tamaño. Gracias al tratamiento de las imágenes que generan, es posible detectar zonas deforestadas, evolución de fenómenos meteorológicos, etc.

Hoy en día el uso de dispositivos lógicos programables, en particular los FPGA's (Field Programmable Gate Arrays) (Toledo Ana, 2005), ha crecido de una manera muy significativa en el área de software embebido, debido a que son tan eficientes como un ASIC (Application Specific Integrated Circuit) y compiten en costo con los microcontroladores (Quintero, 2006). Cabe mencionar que estos dispositivos pueden procesar una gran cantidad de información en muy poco tiempo, a comparación de una PC convencional. En este artículo se presenta una metodología para el manejo de imágenes en un dispositivo FPGA. En este caso, no se está haciendo ningún proceso de imágenes, y se enfoca a la manera como se puede generar el código en VHDL, utilizando únicamente la librería del IEEE, en forma de tabla de búsqueda (Look Up Table, LUT), y la manera como se muestra la imagen en pantalla, lo cual es importante cuando se considera el desarrollo de aplicaciones que requieren el procesamiento digital de imágenes en tiempo real.

En la actualidad, se almacenan imágenes en FPGA en escala de grises, esto si se desea aplicar inmediatamente un filtro a la imagen, o por medio de una herramienta no estándar, lo cual es posible mediante el software MemUtil de Digilent, con el cual se almacena la información de una imagen en una memoria de tipo SDRAM (Procesado de Imagen en FPGA, 2009). Así mismo hay aplicaciones ya desarrolladas, las cuáles no utilizan únicamente el estándar de la IEEE, sino que también se basan en librerías del fabricante. Se utilizó una tarjeta de desarrollo NEXYS 2 de Digilent, con un circuito SPARTAN 3E, de Xilinx, con número de parte XC3S1200E.

A continuación se menciona la manera cómo se desarrolla la implementación de una imagen en hardware.

## DESARROLLO

### 2.1 Representando Imágenes Digitales

Una imagen no es otra cosa que una matriz de datos, donde el tamaño de la matriz depende directamente del tamaño de la imagen, y cada dato representa el valor del pixel. El valor del pixel representa la información del color, que puede ser del tipo RGB, por ejemplo. Las imágenes cuando son adquiridas, representan una muestra de la vida cotidiana, por lo que podemos hablar de una imagen muestreada. El resultado del muestreo de una imagen, es una matriz de valores enteros de tamaño  $M \times N$ , donde se ha cuantificado el valor de cada pixel. Asumiendo que una imagen es una función  $f(r,c)$ , que es muestreada y como resultado de la imagen digital se tiene  $N$  renglones y  $M$  columnas. Los renglones están representados por  $r$  y las columnas por  $c$ . Los valores de los pixeles son almacenados en la matriz, por renglones, de izquierda a derecha, hasta completar el total de pixeles de la imagen en cuestión.  $M$  representa el número de pixeles horizontales y  $N$  el número de pixeles verticales. Un ejemplo puede ser una resolución de  $256 \times 256$ . Esto se ilustra en la figura 1.

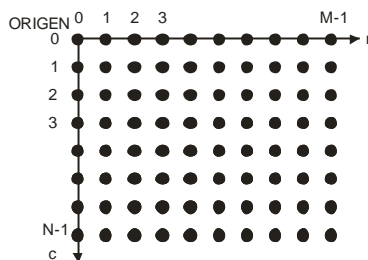
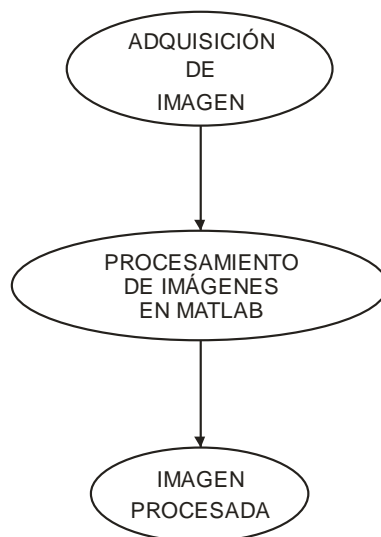


Figura 1. Coordenadas de los pixeles

En la actualidad, para realizar procesamiento de imágenes se utiliza una computadora convencional de propósito general, utilizando por ejemplo, MATLAB, para llevar a cabo dicha actividad. En el proceso, primero se adquiere la imagen (video, cámara digital, escáner, etc.), enseguida en MATLAB se aplica algún filtro, y por último la imagen es procesada y mostrada en el monitor, como se muestra en la figura 2.

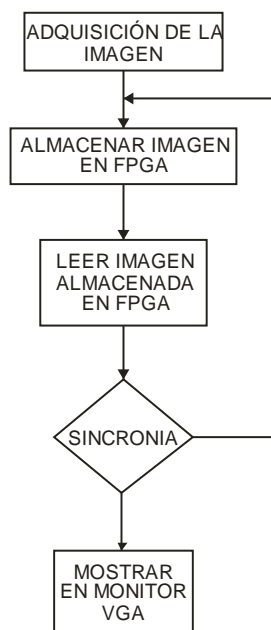




**Figura 2. Procesamiento de Imágenes Convencional**

Este proceso es implementado en un sistema embebido, basado en FPGA, debido a las ventajas mencionadas previamente. Sin embargo, para realizar esto, es necesario realizar un proceso con la imagen, dado que en el sistema digital en el FPGA la imagen debe ser introducida en valor digital, donde cada valor representa el color de un punto del monitor (pixel). En la figura 3, se muestra el proceso general de la manera como debe realizarse el proceso de representación de una imagen en FPGA.

En el proceso de la figura 3, la imagen que estamos usando tiene un formato jpg, que puede ser adquirida por cualquier método convencional. Una vez que se cuenta con la imagen, se utiliza el MATLAB para realizar la conversión de la imagen a un archivo descriptivo de hardware, que en este caso se utiliza VHDL, con lo que se va a contar con un módulo, el cual simplemente debe ser agregado a un módulo de mayor jerarquía. En seguida, se pasa al bloque de sincronía, donde se sincroniza los datos de la imagen con el barrido de la pantalla, para su correcta visualización. Más adelante se habla más a detalle del controlador VGA, que es otro módulo incluido en el mismo archivo descriptivo que incluye la descripción de la imagen. Finalmente, tenemos el bloque de la pantalla, que es donde se visualiza la imagen.



**Figura 3. Procesamiento de Imágenes en Hardware**

El proceso de la figura 3, se compone de diversas etapas, por lo que es necesario explicar un poco más cada uno de los bloques mostrados en los siguientes puntos.

## 2.2 Imagen.

Es importante mencionar que los archivos para PC de una imagen de formato jpg, manejan el formato de colores tridimensional RGB (Rojo, Verde, Azul), lo que significa que, para representar el color de un pixel, se utilizan 24 bit, es decir, 8 bit para cada color. Sin embargo, en el caso de la tarjeta a utilizar, se manejan solamente 8 bit de video, donde 3 son para rojo, 3 para verde y 2 para azul. Debido a esto, es necesario realizar un ajuste de bit para poder realizar un manejo adecuado de la imagen, lo cual se realiza en el siguiente bloque del proceso.

En el caso de imágenes a color, los elementos de la matriz, vienen dados por tres valores, que representan cada uno de los componentes básicos del color en cuestión. Estos componentes son el *Rojo (R)*, *Verde (G)* y *Azul (B)*, el conocido código *RGB*, en el caso general de video, el conjunto de valores (0,0,0) es el negro absoluto; el (255,255,255) el blanco absoluto; el (255, 0, 0) el rojo puro; (0,255,0) el verde puro; y el (0,0,255) el azul puro. Sin embargo, debido a que la tarjeta a utilizar maneja solamente 8 bit, el negro absoluto en esta caso es (0,0,0); el blanco es (7,7,3); el rojo (7,0,0); el verde (0,7,0) y el azul (0,0,3). Como es lógico, la combinación de distintos valores proporciona otros colores, pero con 8 bit se tiene una combinación menor que con 24 bit. Por lo tanto, una imagen en color posee tres bandas espectrales, rojo, verde y azul; cada una de ellas es una matriz de números 2D con valores en el rango 0 a 255 para imágenes de 8 bit. A veces para representar una imagen digital a color, se utiliza una representación basada en una matriz de valores y un mapa de colores o paleta asociada.

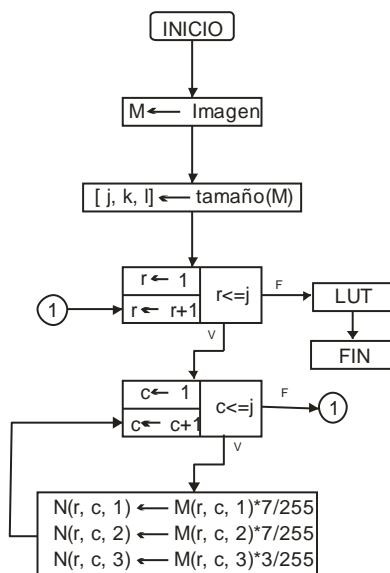
El puerto VGA de la tarjeta NEXYS 2, tiene cinco señales activas, incluyendo la sincronía horizontal y vertical (HSYNC, VSYNC), y tres señales de video: rojo, verde y azul (RGB), y se encuentran físicamente dirigidas al conector de video tipo D de 15 pines. La señal de video es analógica y el controlador de video utiliza un convertidor digital a analógico, para convertir la salida digital al nivel analógico deseado. En esta tarjeta, las señales de video RGB pueden generar solamente  $2^8$  colores diferentes, como se mencionó en el punto 2.2.

### 2.3 Representación en VHDL.

Debido a lo explicado en los puntos 2.1 y 2.2, la imagen de formato jpg debe ser representado en un archivo descriptivo de hardware, que en este caso, utilizamos VHDL para tal propósito. En la figura 4, se muestra un diagrama de flujo del proceso a seguir para realizar la conversión de la imagen a un archivo descriptivo de hardware.

Para la implementación del proceso de la figura 4, se utiliza MATLAB, por las facilidades que presenta en el manejo de las imágenes. El primer paso, es asignar la imagen a una matriz  $M$ . la matriz  $M$  generada, es de 3 dimensiones, por lo que, en el segundo bloque, el valor obtenido para  $j$  es el número de renglones, para  $k$  el número de columnas, y para  $l$  es de 3, pues la matriz es tridimensional.

En seguida, es necesario hacer el ajuste de los valores de la imagen  $M$  de 24 bit, para poder obtener una imagen  $N$  de 8 bit. Para esto, se hace uso de dos ciclos anidados con las variables  $r$  (número de renglón), y  $c$  (número de columnas). Cada valor RGB de la matriz  $M$  debe ser dividido entre 255, para normalizar el valor del pixel, y posteriormente se debe multiplicar por 7, para ajustar a 3 bit, y por 3 para ajustar a dos bit. Tales ecuaciones se muestran en la figura 4. Finalmente, el último bloque representa la generación de una tabla de acceso a datos (LUT), que también, en cierta forma, se puede interpretar como una memoria ROM interna en el FPGA.



**Figura 4. Diagrama de flujo del proceso de conversión de una imagen a lenguaje descriptivo de hardware.**

Para generar el archivo descriptivo de hardware, se deben seguir los siguientes pasos.

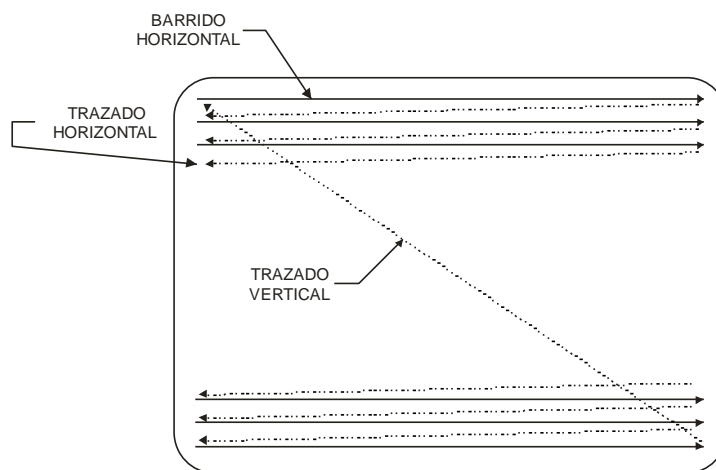
1. Crear un archivo texto con el nombre de la imagen, con extensión *vhd*.
2. Se graba al archivo el encabezado de la descripción.
3. Determinar el número de bit para la dirección de datos, de acuerdo al tamaño de la matriz. Por lo pronto, nos referiremos al número de bit como  $n$ . se está considerando una imagen donde el número de renglones es igual al número de columnas, y el tamaño es potencia de dos.
4. La dirección de entrada a la LUT se forma con el número de renglón en la parte más significativa y el número de columna en la parte menos significativa.
5. Se envía al archivo la entidad, incluyendo los puertos de dirección, y los datos de salida para el video.
6. Se genera la sección de arquitectura, con su begin.
7. Se genera el proceso, donde la dirección es utilizada en un proceso *case*.

8. Se convierte el valor de la dirección a una cadena que contiene el valor en binario, así como el dato de salida, que debe convertirse igualmente a binario, en otra cadena.
9. Se genera cada uno de los casos utilizando las cadenas con las conversiones a binario, y se almacenan en el archivo texto, cuidando la sintaxis del lenguaje descriptivo de hardware.
10. Se cierra el proceso.
11. Se cierra la arquitectura.
12. Se agrega la descripción a un módulo de mayor jerarquía.

Una vez realizado lo anterior, ya puede presentar en un monitor la imagen ajustada a 8 bit. A continuación, se describe la manera como se maneja la sincronía de la imagen con la pantalla.

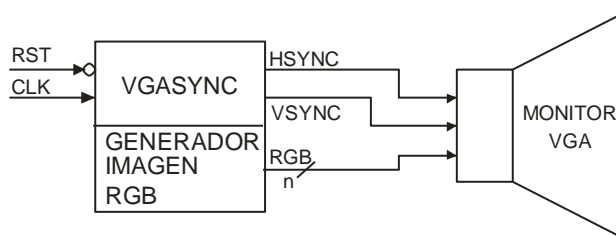
## 2.4 Sincronía

Es necesario mencionar que, para mostrar una imagen en la pantalla, se tiene un haz de electrones que, al impactar en la pantalla, generan el color, en cualquier monitor que soporte VGA. La figura 5, muestra el barrido del haz de electrones en una pantalla. Debido a esto, es necesario sincronizar el barrido con la generación de la imagen, para que se pueda tener una correcta visualización. (Pong, 2008).



**Figura 5. Secuencia de barrido del haz de electrones para mostrar una imagen en pantalla.**

Por lo tanto, es necesario un controlador de video para generar las señales de sincronización entre el barrido de los pixeles y los datos del color de cada pixel. En la figura 6 se muestra un diagrama simplificado de un controlador VGA. Contiene un circuito de sincronización, etiquetado VGA-SYNC, y un circuito de generación de pixel.



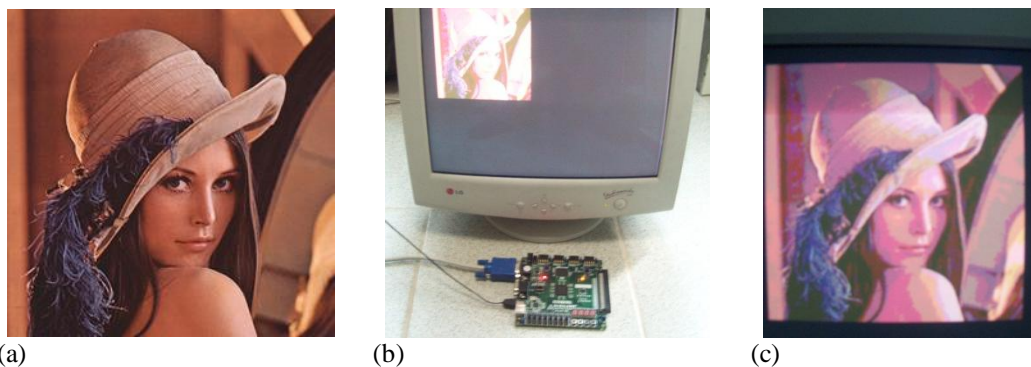
**Figura 6. Diagrama de Bloques**

El circuito VGA-SYNC, genera el tiempo y las señales de sincronización, las señales HSYNC y VSYNC están conectadas al puerto VGA para controlar el barrido horizontal y vertical del monitor. Las dos señales son decodificadas desde los contadores internos las cuales son PIXEL\_X y PIXEL\_Y, que indican la posición del barrido y esencialmente la localización del pixel actual. El circuito también genera la señal VIDEO\_ON, que indica cuando habilitar o deshabilitar el monitor.

El generador imagen RGB, se encarga de generar el color de cada pixel, de acuerdo al valor de la posición actual del pixel a mostrar, lo cual se forma con las coordenadas de las señales (PIXEL\_X, PIXEL\_Y), así como con el control externo.

### 3. PRUEBAS Y RESULTADOS

La metodología propuesta fue probada utilizando una imagen, tal y como se visualiza en una PC o cualquier otro equipo que maneje los 24 bit del formato jpg. La figura 7a muestra la imagen a 24 bit, utilizada en el desarrollo de las pruebas, y de tamaño 256 x 256 pixeles. El sistema completo, con la pantalla y la tarjeta de desarrollo NEXYS 2, se muestran en la figura 7b. La imagen es mostrada a partir de la posición (0,0), hasta la posición (255,255). La imagen resultante una vez aplicada la metodología, y almacenada la figura en el FPGA, se muestra en la figura 7c. Aquí se puede ver que existen marcadas diferencias en color, debido al ajuste de bits realizado. Sin embargo, aún así, se puede apreciar que el resultado es similar en forma a la figura original 7a.



**Figura 7: Resultado de la aplicación de la metodología.**

**(a) Imagen original a 24 bit.**

**(b) Sistema completo.**

**(c) Imagen implementada en FPGA y ajustada a 8 bit.**



## CONCLUSIONES

Esta metodología establece una manera como podremos trabajar el manejo de imágenes, utilizando dispositivos lógicos programables, como el FPGA, siendo una base para la generación de trabajos futuros. Se está utilizando el lenguaje descriptivo de hardware VHDL, respetando el estándar del IEEE, para no perder portabilidad a cualquier tecnología de FPGA's disponible.

La ventaja de utilizar FPGA's, permite crear una arquitectura propia, que nos permita mejorar el desempeño del sistema. Así mismo, debido a la diversidad de trabajo en el procesamiento de imágenes, dónde no será necesario utilizar una computadora convencional de propósito general, y al tener un hardware que tenga un propósito específico, nos ayuda en ahorro de costos y podremos obtener una eficiencia mayor por parte del sistema.

Como parte de trabajos a futuro, está el manejo de memorias dinámicas, para almacenar la imagen, y poder aplicar procesamiento de imágenes, como filtros, y obtener resultados de una manera más rápida y dinámica.

## 4. REFERENCIAS

1. Toledo Ana, Vicente-Chicote Cristina, Suardíaz Juan, Cuenca Sergio; Xilinx System Generator Based HW Components for Rapid Prototyping of Computer Vision SW/HW Systems; Springer Verlag; pp. 667-674; 2005.
2. Quintero M. Alexander, Vallejo R. Eric; Image Processing Algorithms using FPGA; Revista Colombiana de Tecnologías de Avanzada; Vol. 1; No. 7; 2006; pags 11 a 16; ISSN: 1692-7257.
3. <http://procesadodeimagenenfpga.wordpress.com/>
4. Pong P. Chu; FPGA Prototyping by VHDL Examples Xilinx Spartan – 3 Version, Wiley Interscience; New Jersey, 1ª Edición, USA, 2008.